



东莞市琪芯电子有限公司

电话:13798528768,0769-81555915 传真:85338927
邮箱:info@jfd-ic.com, QQ:1873357672
网址:www.jfd-ic.com 微信号:dgqxdz
Skype:junfuyu 阿里旺旺:qxmallcn
微信公众号:东莞市琪芯电子有限公司



微信公众号



扫码加微信

DL5595

功能描述

- 1、8位计算器：基本算术运算（加、减、乘、除）、百分比、记忆运算。
- 2、时间：显示时、分、秒。
- 3、按键操作有语音伴随，可关闭语音功能。
- 4、闹铃：可设定1组每日闹铃。
- 5、30首音乐 三种变奏。
- 6、计算结果播报。（可选报不报单位）
- 7、可用SWITCH开关音量，也可按键开关音量。（三档）
- 8、24点：标准24点游戏。
- 9、计算比U002-90增加了→[00] []键。

按键功能提示：

单位开关：选择报不报单位（上电有单位）

MC：记忆消除和进入设定状态；

MR：记忆显示、闹铃开关；

M-：记忆减和调整分；

M+：记忆加和调时；

00、0~9、.、+、-、X、÷、=：计算符号；

：输错数字时，用来清除最右位数字。

CE/变奏：清除 在闹铃和音乐时变奏。

AC：归零；

重报：重新播报结果；

特别提示：1、此IC可选择用不用电阻调整声音（如要求不高，可直接用内置电阻）。

2、可选择R模式，不用接CC0/CC1，V1电容（LCD有可能需要调整一下电压）

以上方式可节省零件及加工成本。

说明书仅供参考，一切请以实物IC功能为准。



微信公众号



扫码加微信

操作方式

1、上电复位状态

时钟：上午 12-00 00，
闹铃：上午 12-00，关闭状态，
音量开。

2、时钟设定

在计时模式下

按 **MC** 键进入设定状态，再按 **M+** 键往上调小时，按 **M-** 键往上调整分钟，

3、闹铃设定和开关

在闹铃模式下

- a) 按 **MR** 键选择闹铃开关，
- b) 按 **MC** 键进入设定状态，

在设定状态下

- 按 **M+** 键往上调小时，
- 按 **M-** 键往上调整分钟，
- 按 **MR** 键选择 打开或关闭闹铃。

4、计算模式

任何模式下可进行计算器运算，
可实现 8 位带记忆功能的简单计算器功能
计算完后播报结果，也可重播结果。

5、其它功能

任何时刻可进行计算器运算。

任何时刻按 **时间** 键可进入计时模式，显示当前时间。

任何时刻按 **闹铃** 键可进入闹铃模式，显示闹铃时间。

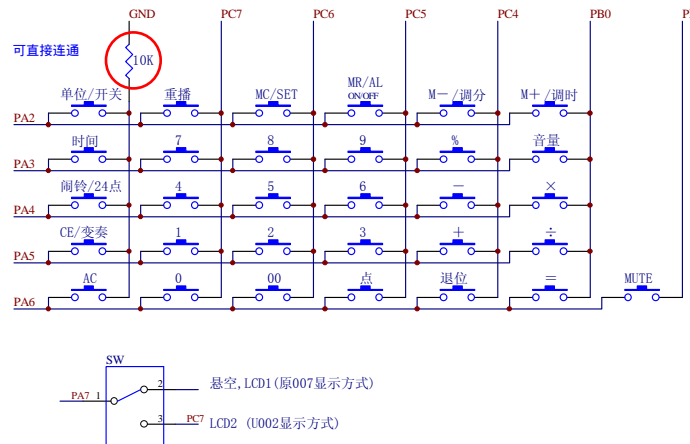
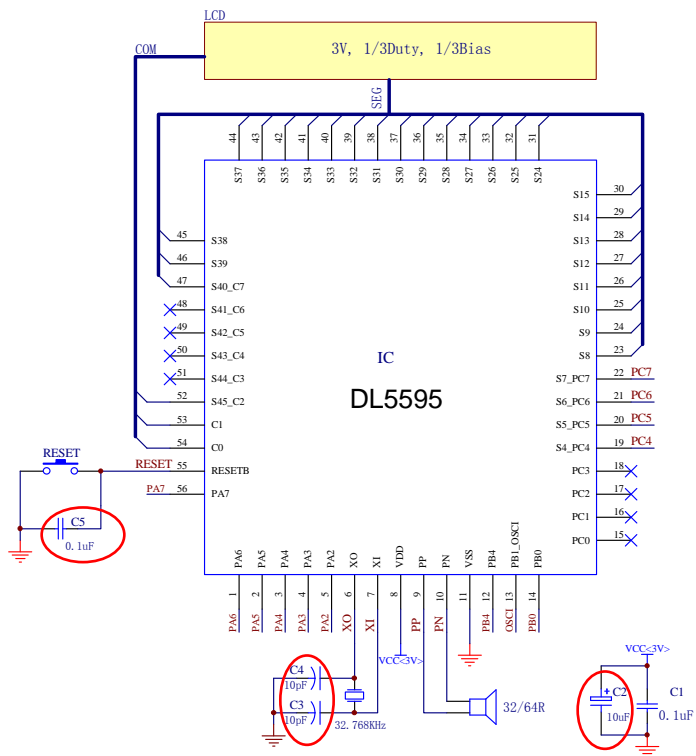
在设定和闹铃状态如 15 秒钟无按键操作，自动返回计时状态。

在计算模式下 8 分钟无操作，自动返回计时状态。

闹铃/24点键用来选择闹铃状态或24点游戏。

使用32/64欧喇叭电路应用图

DL5595

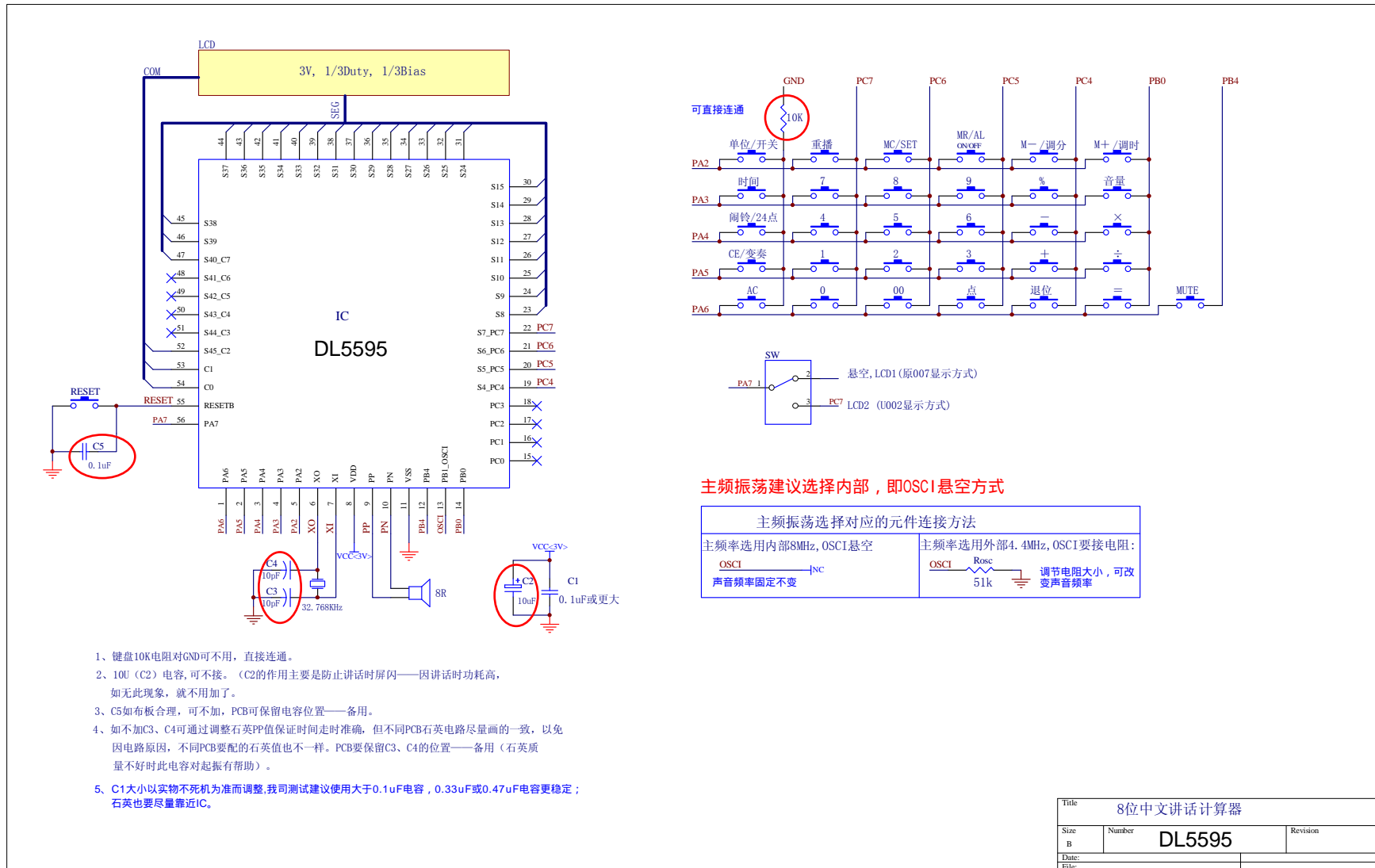


主频振荡选择对应的元件连接方法	
主频率选用内部8MHz, OSC1悬空 OSCI — NC	主频率选用外部4.4MHz, OSC1要接电阻: OSCI — Rosc — 51k — GND
声音频率固定不变	调节电阻大小, 可改变声音频率

- 1、键盘10K电阻对GND可不用，直接连通。
- 2、10U（C2）电容，可不接。（C2的作用主要是防止讲话时屏闪——因讲话时功耗高，如无此现象，就不用加了。
- 3、C5如布板合理，可不加，PCB可保留电容位置——备用。
- 4、如不加C3、C4可通过调整石英PP值保证时间走时准确，但不同PCB石英电路尽量画的一致，以免因电路原因，不同PCB要配的石英值也不一样。PCB要保留C3、C4的位置——备用（石英质量不好时此电容对起振有帮助）。
- 5、C1一定要加，且要离IC越近越好。石英也要尽量靠近IC。

Title 8位中文讲话计算器		
Size B	Number DL5595	Revision
Date:	Sheet of	
File:		

使用8欧喇叭电路应用图



Title			8位中文讲话计算器
Size	Number	DL5595	
B		Revision	
Date:			
File:			

外围电路使用说明

- 1、 键盘上的 10K 电阻可不加，C5也可不加。
- 2、 C1、32768 尽量靠近 IC。C1 很关键，离 IC 远了会导致产品不能稳定工作（会出现很多怪异现象，比如：死机、变声等等）
- 3、 如 PCB 布板合理，成品电池结构合理，C2 可考虑不接。
注：C2 的作用主要是防止电池电压低时发声防止显示闪动。
- 4、 C3、C4 是石英偏置电容，如不加可通过调配石英 PP 值保证走时准确（不同 PCB 石英电路尽量画的一致，以免因电路的影响不同 PCB 要配不同石英）。建议 PCB 设计出位置（石英质量差时偏置电容对起振有帮助）
- 5、 OSCI 接 VDD 是选用了内部频率，如客户不需调整声音可选此方式省一个电阻。OSCI 通过电阻接 VSS，可通过此电阻调整到自己喜欢的声音。



东莞市琪芯电子有限公司

电话:13798528768,0769-81555915 传真:85338927
邮箱:info@jfd-ic.com, QQ:1873357672
网址:www.jfd-ic.com 微信号:dgqxdz
Skype:junfuyu 阿里旺旺:qxmallcn
微信公众号:东莞市琪芯电子有限公司



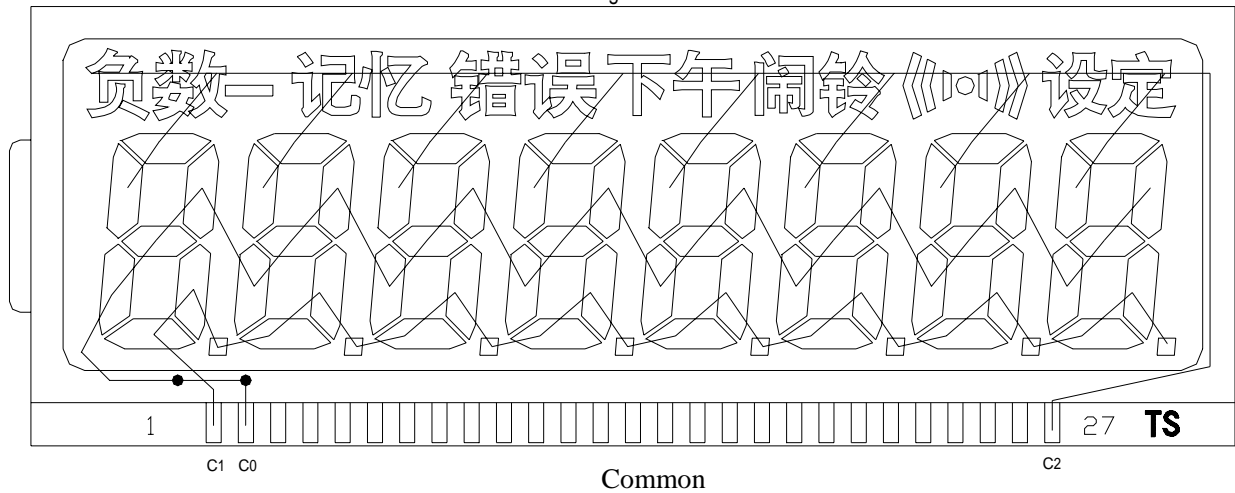
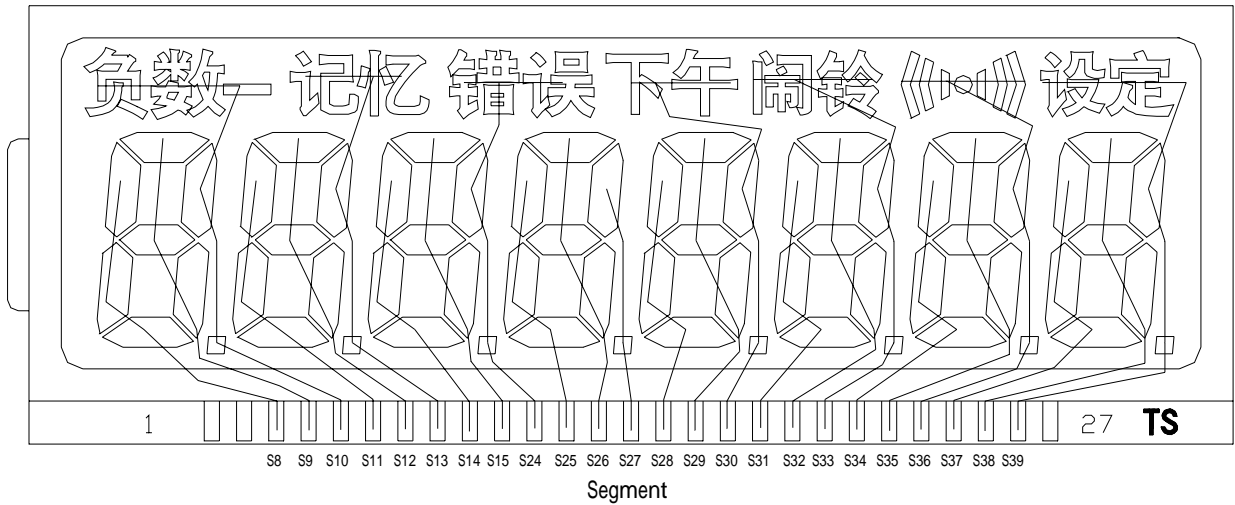
微信公众号



扫码加微信

DL5595

5.LCD 走线图 通用U002-90 LCD图



1/2bias, 1/3 duty, 3.0V

LCD1: 当不绑定PA7和PC7的时候选定此显示模式

IC	C1	C0	S8	S9	S10	S11	S12	S13	S14	S15	S24	S25	S26	S27	S28	S29
PIN	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
COM1		COM1	1E	1G	1B	2E	2G	2B	3E	3G	3B	4E	4G	4B	5E	5G
COM2	COM2		1D	1C	P1	2D	2C	P2	3D	3C	P3	4D	4C	P4	5D	5C
COM3			1F	1A	负数	2F	2A	记忆	3F	3A	错误	4F	4A	单位	5F	5A

S30	S31	S32	S33	S34	S35	S36	S37	S38	S39	S40	C2
17	18	19	20	21	22	23	24	25	26	27	28
5B	6E	6G	6B	7E	7G	7B	8E	8G	8B	MUTE	
P5	6D	6C	P6	7D	7C	P7	8D	8C	P8	🔊	
下午	6F	6A	闹铃	7F	7A	🔊	8F	8A	设定	🔊	COM3

音量在小声时只亮C1的
一点，大声时C1、
C2两
点同时亮，无声时
两点
都不亮

1/2bias 1/3duty 3.0v

显示：

—	M	E	单位	下午	闹铃	<<<•>>>	设定	🔊
□	□	□	□	□	□	□	□	□
□	□	□	□	□	□	□	□	□

LCD2: 当绑定PA7和PC7的时候选定此显示模式

IC	C1	C0	S8	S9	S10	S11	S12	S13	S14	S15	S24	S25	S26	S27	S28	S29
PIN	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
COM1		COM1	1E	1G	1B	2E	2G	2B	3E	3G	3B	4E	4G	4B	5E	5G
COM2	COM2		1D	1C	P1	2D	2C	P2	3D	3C	P3	4D	4C	P4	5D	5C
COM3			1F	1A	负数	2F	2A	记忆	3F	3A	错误	4F	4A	MUTE	5F	5A

S30	S31	S32	S33	S34	S35	S36	S37	S38	S39	S40	C2
17	18	19	20	21	22	23	24	25	26	27	28
5B	6E	6G	6B	7E	7G	7B	8E	8G	8B	单位	
P5	6D	6C	P6	7D	7C	P7	8D	8C	P8	🔊	
下午	6F	6A	闹铃	7F	7A	🔊	8F	8A	设定	🔊	COM3

音量在小声时只亮C1的
一点，大声时C1、
C2两
点同时亮，无声时
两点
都不亮

1/2bias 1/3duty 3.0v

显示：

—	M	E	单位	下午	闹铃	<<<•>>>	设定	🔊
□	□	□	□	□	□	□	□	□
□	□	□	□	□	□	□	□	□

FT-C017B Pads Assignment

No.	Name	X	Y	No.	Name	X	Y	No.	Name	X	Y
1	PA6	-767.70	723.60	21	S6_PC6_ELO	-147.60	-723.60	41	S34	767.70	391.50
2	PA5	-767.70	615.60	22	S7_PC7_EL1	-48.60	-723.60	42	S35	767.70	496.80
3	PA4_REM	-767.70	512.10	23	S8	50.40	-723.60	43	S36	767.70	602.10
4	PA3	-767.70	408.60	24	S9	149.40	-723.60	44	S37	767.70	723.60
5	PA2	-767.70	306.90	25	S10	248.40	-723.60	45	S38	658.80	723.60
6	XO	-767.70	212.40	26	S11	347.40	-723.60	46	S39	555.75	723.60
7	XI	-767.70	117.90	27	S12	446.40	-723.60	47	S40_C7	452.25	723.60
8	VDD	-767.70	23.40	28	S13	545.40	-723.60	48	S41_C6	352.80	723.60
9	PP	-767.70	-71.10	29	S14	646.20	-723.60	49	S42_C5	253.80	723.60
10	PN	-767.70	-165.60	30	S15	767.70	-723.60	50	S43_C4	154.80	723.60
11	VSS	-767.70	-260.10	31	S24	767.70	-597.60	51	S44_C3	55.80	723.60
12	PB4	-767.70	-359.10	32	S25	767.70	-480.60	52	S45_C2	-43.20	723.60
13	PB1_OSCI	-767.70	-471.61	33	S26	767.70	-375.30	53	C1	-142.20	723.60
14	PB0_OSCO	-767.70	-597.60	34	S27	767.70	-275.40	54	C0	-241.20	723.60
15	S0_PC0_CC0	-767.70	-723.60	35	S28	767.70	-180.90	55	RESETB	-340.20	723.60
16	S1_PC1_CC1	-647.10	-723.60	36	S29	767.70	-86.40	56	PA7_INTX	-439.20	723.60
17	S2_PC2_V1	-543.60	-723.60	37	S30	767.70	8.10				
18	S3_PC3_V2	-444.60	-723.60	38	S31	767.70	102.60				
19	S4_PC4	-345.60	-723.60	39	S32	767.70	197.10				
20	S5_PC5	-246.60	-723.60	40	S33	767.70	291.60				

*The IC substrate should be connected to Vss in the PCB layout artwork.

